

# 成績稽核

基本資訊

教科書(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
開課系所	電機工程學系	無參考教科書	班級	入學日間部4年1班
任課教師	陳慶順	專兼任別	專任	

參考教材及專業期刊導讀(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教材及專業期刊導讀				

## 課程簡介

上課進度		分配時數(%)				
週次	教學內容	講授	示範	習作	實驗	其他
1	Pure Behavioral stage of the two-state division machine	66		34		
2	Pure Behavioral stage of the two-state division machine	66		34		
3	Mixed stage of the two-state division machine	66		34		
4	Mixed stage of the two-state division machine	66		34		
5	Pure structural stage of the two state division machine	66		34		
6	Pure structural stage of the two state division machine	66		34		
7	Hierarchical refinement of the controller	66		34		
8	Structure of the machine	66		34		
9	Structure of the machine	66		34		
10	Behavioral fetch/execute	66		34		
11	Behavioral fetch/execute	66		34		
12	Mixed fetch/execute	66		34		
13	Mixed fetch/execute	66	0	34	0	0
14	Memory architecture	66	0	34	0	0
15	PDP-8 architecture	66	0	34	0	0
16	Implement an PDP-8 processor by using Verilog HDL	66	0	34	0	0
17	Implement an PDP-8 processor by using Verilog HDL	66	0	34	0	0
18	Implement an PDP-8 processor by using Verilog HDL	66	0	34	0	0

無此教學  
計畫表資  
訊!

