

成績稽核

基本資訊

教科書(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
開課系所	電機工程學系博工班	無參考教科書	班級	研究所博工班1年1班
任課教師	陳慶順	專兼任別	專任	

參考教材及專業期刊導讀(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教材及專業期刊導讀				

課程簡介

上課進度

週次	教學內容	分配時數(%)				
		講授	示範	習作	實驗	其他
1	Why Verilog Computer Design	50	10	40	0	0
2	Why Verilog Computer Design	50	10	40	0	0
3	ASM與Verilog HDL簡介	50	10	40	0	0
4	Designing ASMs	50	10	40	0	0
5	Three Stages for Verilog Design	50	10	40	0	0
6	Three Stages for Verilog Design	50	10	40	0	0
7	Verilog Hardware Description Language	50	10	40	0	0
8	Verilog Hardware Description Language	50	10	40	0	0
9	Verilog Hardware Description Language	50	10	40	0	0
10	Advanced ASM Techniques	50	10	40	0	0
11	Advanced ASM Techniques	50	10	40	0	0
12	Designing for Speed and Cost	50	10	40	0	0
13	Designing for Speed and Cost	50	10	40	0	0
14	One Hot Designs	50	10	40	0	0
15	One Hot Designs	50	10	40	0	0
16	General-Purpose Computers	50	10	40	0	0
17	General-Purpose Computers	50	10	40	0	0
18	General-Purpose Computers	50	10	40	0	0

無此教學
計畫表資
訊!

