

101-1 Preliminary Syllabus, Da-Yeh Univ

Information			
Title	數位實驗(一)	Serial No. / ID	0856 / IFI2026
Dept.	資訊工程學系	School System / Class	大學日間部2年2班
Lecturer	林仁勇	Full or Part-time	專任
Required / Credit	Required / 1	Graduate Class	No
Time / Place	(一)2 / H707 (二)34 / H707	Language	Chinese

Introduction
讓學生瞭解如何使用Silos軟體與Verilog硬體描述語言設計與模擬基礎數位系統。

Outline
Ch1: 數位邏輯設計概念 Ch2: 邏輯電路簡介 Ch3: 組合電路基本區塊介紹 Ch4: 組合電路基本區塊Verilog code描述 Ch5: 序向電路介紹 Ch6: 同步序向電路Verilog code描述 Ch7: 非同步序向電路Verilog code描述 Ch8: 序向電路設計實例介紹

Prerequisite
無