

99-2 大葉大學 完整版課綱

基本資訊

課程名稱	雛形晶片設計	科目序號 / 代號	1305 / IFR5083
開課系所	資訊工程學系碩士班	學制 / 班級	研究所碩士班1年1班
任課教師	林浩仁	專兼任別	兼任
必選修 / 學分數	選修 / 3	畢業班 / 非畢業班	非畢業班
上課時段 / 地點	(二)678 / H705	授課語言別	中文

課程簡介

本門課將探討FPGA (field programmable gate array)設計的相關議題。FPGA為一可程式之IC晶片，透過硬體描述語言或schematic方式，可已非常方便將所設計之電路實現出來。本課程將針對以Verilog硬體描述語言輸入電路之設計，探討以FPGA作為雛形電路實現方案時所需的知識進行講授與習作，內容包括FPGA工作原理、架構、設計流程及軟體、最佳化設計技巧以及各種數位系統設計實例，帶領學生體驗數位電路晶片設計與製作之過程。

課程大綱

Unit 1 FPGA Architecture and Design Flow
Unit 2 FPGA Implementation
Unit 3 RTL Coding for FPGA
Unit 4 FPGA design for synthesis
Unit 5 FPGA implementation platform
Unit 6 Case Study

基本能力或先修課程

數位系統設計、Verilog 硬體描述語言

課程與系所基本素養及核心能力之關連

- 2.1 具備應用相關數學、科學及工程原理解決工程技術或學術研究問題之能力。
- 3.1 具備溝通與協調之能力。
- 3.2 具有團隊合作的能力。
- 4.2 具備專案領導之技巧與時程管理之能力。
- 5.1 瞭解全球資訊研究及相關產業之發展現況與趨勢。
- 6.1 瞭解終身學習的重要性及具備自我學習之能力。

成績稽核

教科書(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教科書				

參考教材及專業期刊導讀(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教材及專業期刊導讀				

上課進度

週次	教學內容	分配時數(%)				
		講授	示範	習作	實驗	其他
1	introduction	100				
2	FPGA Architecture and Design Flow	50	20		30	
3	FPGA Architecture and Design Flow(Lab 1)	20	20	30	30	
4	RTL Coding for FPGA	40	30		30	
5	RTL Coding for FPGA	40	30		30	
6	FPGA design for synthesis	40	30		30	
7	FPGA design for synthesis	40	30		30	
8	Design/implementation/verification tools(Lab 2)	20	20	30	30	
9	Midterm Exam					100
10	Design/implementation/verification tools	40	30		30	
11	Design/implementation/verification tools	40	30		30	
12	FPGA implementation platform(Lab 3)	20	20	30	30	
13	Case Study: PS/2 keyboard interface design(Lab 4)	20	20	40	20	
14	Case Study: VGA display controller system design	20	20	40	20	
15	Case Study: VGA display controller system design	20	20	40	20	
16	Final Project	10	10	40	40	
17	Final Project	10	10	40	40	
18	Final Project	10	10	40	40	