

99-1 大葉大學 完整版課綱

基本資訊

課程名稱	軟硬體協同設計	科目序號 / 代號	3070 / IFR5133
開課系所	資訊工程學系碩士班	學制 / 班級	研究所碩士班1年1班
任課教師	王欣平	專兼任別	專任
必選修 / 學分數	選修 / 3	畢業班 / 非畢業班	非畢業班
上課時段 / 地點	(二)34N / H705	授課語言別	中文

課程簡介

「軟硬體協同設計」課程宗旨在使學生熟悉此一新穎系統開發的概念、工具及方法。課程內容包括System Modeling and Specification、Performance Modeling and Validation、System-Level Synthesis、Communication synthesis、和SOPC Platform 五大主軸。並搭配 NIOSII開發平台實作，以期學生能夠不僅具備理論基礎並同時具有應用實作能力。

課程大綱

1. Introduction to Co-Design
2. RISC Processors and Instruction Set
3. Architectures for Embedded Systems
4. System Modeling and Specification
5. Performance Modeling
6. System-Level Synthesis
7. Communication synthesis
8. SOPC Platform

基本能力或先修課程

硬體描述語言

課程與系所基本素養及核心能力之關連

- 3.1 具備溝通與協調之能力。
- 3.2 具有團隊合作的能力。
- 4.1 具備專題策劃及專案執行之能力。
- 4.2 具備專案領導之技巧與時程管理之能力。
- 5.1 瞭解全球資訊研究及相關產業之發展現況與趨勢。
- 6.1 瞭解終身學習的重要性及具備自我學習之能力。

成績稽核

教科書(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教科書				

參考教材及專業期刊導讀(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教材及專業期刊導讀				

上課進度

週次	教學內容	分配時數(%)				
		講授	示範	習作	實驗	其他
1	Introduction to Co-Design	100				
2	Introduction to Co-Design	100				
3	RISC Processors and Instruction Set	80		20		
4	RISC Processors and Instruction Set	80		20		
5	Architectures for Embedded Systems	80		20		
6	Architectures for Embedded Systems	80		20		
7	System Modeling and Specification	80		20		
8	System Modeling and Specification	80		20		
9	Performance Modeling	80		20		
10	Performance Modeling	80		20		
11	System-Level Synthesis	80		20		
12	System-Level Synthesis	80		20		
13	Communication synthesis	80		20		
14	Communication synthesis	80		20		
15	SOPC Platform	80		20		
16	SOPC Platform	80		20		
17	Project Presentation	0	100			
18	Project Presentation	0	100			