

98-2 大葉大學 完整版課綱

基本資訊

課程名稱	數位晶片設計	科目序號 / 代號	2192 / IF13097
開課系所	資訊工程學系	學制 / 班級	大學日間部3年3班
任課教師	林浩仁	專兼任別	兼任
必選修 / 學分數	選修 / 3	畢業班 / 非畢業班	非畢業班
上課時段 / 地點	(一)5678 / H707	授課語言別	中文

課程簡介

本課程介紹數位晶片設計原理與技術，是資訊工程領域之重要應用課程之一。課程涵蓋數位晶片設計之組合與序向電路元件、電路設計、時序分析與有限狀態機等電路設計課題之探討，著重Verilog硬體描述語言之實現，並配合EDA設計流程相關軟體操作演練，使學生建立數位晶片設計的理論與實務整合概念。

課程大綱

Unit 1 HDL Coding Styles for Synthesis
Unit 2 Synthesis of Combinational Logic
Unit 3 Synthesis of Sequential Logic
Unit 4 Design and synthesis of datapath controllers
Unit 5 Postsynthesis Design Tasks
Unit 6 Final Project

基本能力或先修課程

數位邏輯導論、組合邏輯設計、數位系統設計、Verilog硬體描述語言

課程與系所基本素養及核心能力之關連

- 1.1 具備資訊工程與資訊應用所需的基本數學和物理學的知識。
- 1.2 具備應用線性代數、離散數學及工程數學的能力，並使用機率統計方法來分析資料的能力。
- 1.3 具備系統分析與程式設計能力。
- 1.5 瞭解電腦網路運作基本原理，並熟練使用相關網路工具解決網路問題之能力。
- 1.6 具備資料結構及演算法之基本知識及應用能力，並具有資料庫設計和多媒體編輯及整合之能力。
- 2.1 有團隊合作的能力。
- 2.2 具備良好的溝通技巧。
- 2.4 具備正確的工程倫理道德觀念。
- 3.1 能夠了解社會生態及全球經濟發展的脈動，認清其於現代社會中扮演的角色。
- 3.2 能夠欣賞文化、藝術及具有人文素養。
- 4.3 具備資料檢索之能力。

4.5 了解『終身學習』的重要性。

成績稽核

教科書(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教科書				

參考教材及專業期刊導讀(尊重智慧財產權，請用正版教科書，勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
無參考教材及專業期刊導讀				

上課進度

週次	教學內容	分配時數(%)				
		講授	示範	習作	實驗	其他
1	HDL Coding Styles for Synthesis	40	15	30	15	
2	HDL Coding Styles for Synthesis	40	15	30	15	
3	HDL Coding Styles for Synthesis	40	15	30	15	
4	Synthesis of Combinational Logic	40	15	30	15	
5	Synthesis of Combinational Logic	40	15	30	15	
6	Synthesis of Sequential Logic	40	15	30	15	
7	Synthesis of Sequential Logic	40	15	30	15	
8	Synthesis techniques	40	15	30	15	
9	Synthesis techniques	40	15	30	15	
10	Design and synthesis of datapath controllers	40	15	30	15	
11	Design and synthesis of datapath controllers	40	15	30	15	
12	Design and synthesis of datapath controllers	40	15	30	15	
13	Postsynthesis Design Tasks	40	15	30	15	
14	Postsynthesis Design Tasks	40	15	30	15	
15	Postsynthesis Design Tasks	40	15	30	15	
16	Final Project	10	0	90	0	
17	Final Project	10	0	90	0	
18	final project	10	0	90	0	0