

# 98-1 大葉大學 完整版課綱

## 基本資訊

課程名稱	系統晶片設計	科目序號 / 代號	0632 / EGR5358
開課系所	電機工程學系碩士班	學制 / 班級	研究所碩士班1年1班
任課教師	陳慶順	專兼任別	專任
必選修 / 學分數	選修 / 3	畢業班 / 非畢業班	非畢業班
上課時段 / 地點	(四)8 / H719 (四)9A / H726	授課語言別	中文

## 課程簡介

本課程教授學生運用 Verilog HDL 與 FPGA 進行處理器設計系統晶片運算相關研究。

## 課程大綱

### SOC簡介

SOC設計流程與工具

RISC處理器設計

硬體/軟體協同設計

多處理器設計

案例研究: 簡易乘法機

## 基本能力或先修課程

計算機架構

Verilog硬體描述語言

數位邏輯

## 課程與系所基本素養及核心能力之關連

## 成績稽核

教科書(尊重智慧財產權, 請用正版教科書, 勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
----	----	----	-----	-----

無參考教科書

參考教材及專業期刊導讀(尊重智慧財產權, 請用正版教科書, 勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
----	----	----	-----	-----

無參考教材及專業期刊導讀

上課進度		分配時數(%)				
週次	教學內容	講授	示範	習作	實驗	其他
1	Introduction to SOC	66	0	34	0	0
2	Introduction to SOC	66	0	34	0	0
3	SOC Design Flow & Tools	66	0	34	0	0
4	SOC Design Flow & Tools	66	0	34	0	0
5	SOC Design Flow & Tools	66	0	34	0	0
6	RISC Processor Design	66	0	34	0	0
7	RISC Processor Design	66	0	34	0	0
8	RISC Processor Design	66	0	34	0	0
9	RISC Processor Design	66	0	34	0	0
10	Hardware/Software Co-design	66	0	34	0	0
11	Hardware/Software Co-design	66	0	34	0	0
12	Hardware/Software Co-design	66	0	34	0	0
13	Multi-processor Design	66	0	34	0	0
14	Multi-processor Design	66	0	34	0	0
15	Multi-processor Design	66	0	34	0	0
16	Case Study: Childish Multiplier	66	0	34	0	0
17	Case Study: Childish Multiplier	66	0	34	0	0
18	Case Study: Childish Multiplier	66	0	34	0	0