

# 100-2 大葉大學 完整版課綱

## 基本資訊

課程名稱	計算機設計	科目序號 / 代號	0668 / EEI4177
開課系所	電機工程學系	學制 / 班級	大學日間部4年1班
任課教師	陳慶順	專兼任別	專任
必選修 / 學分數	選修 / 3	畢業班 / 非畢業班	畢業班
上課時段 / 地點	(二)89A / H371	授課語言別	中文

## 課程簡介

本課程教授學生運用Verilog HDL與ASM設計實現一個簡易乘法處理器相關研究。

## 課程大綱

ASM與Verilog HDL簡介  
三階段除法機Verilog設計

## 基本能力或先修課程

計算機架構  
Verilog硬體描述語言  
數位邏輯

## 課程與系所基本素養及核心能力之關連

- 1.1. 數理基礎知識與能力
- 1.2. 資訊科技基礎知識與能力
- 2.1. 電機工程專業知識與應用能力
- 3.1. 蒐集資料、模擬分析、設計實驗及解決問題之能力
- 3.2. 執行工程實務所需之技術及實作之能力
- 4.1. 電機專業英語之基本能力
- 4.2. 瞭解國內外電機相關產業的發展趨勢與脈動
- 4.3. 充分認知專業倫理之重要性，瞭解工程技術對環境、社會及全球的影響，善盡工程師之社會責任

## 教學計畫表

系所核心能力	權重(%) 【A】	檢核能力指標(績效指 標)	教學策略	評量方法及配分 權重	核心能力 學習成績 【B】	期末學習 成績 【C=B*A 】
--------	--------------	------------------	------	---------------	---------------------	---------------------------

1.1.數理基礎知識與能力	10%	1.1.1.能按時繳交作業。 1.1.2.能通過測驗。 1.1.3.能主動學習及提問。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	10
1.2.資訊科技基礎知識與能力	10%	1.2.1.能按時繳交程式等相關作業。 1.2.2.能通過測驗。 1.2.3.能主動學習及提問。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	10
2.1.電機工程專業知識與應用能力	20%	2.1.1.能按時繳交作業。 2.1.2.能通過測驗。 2.1.3.能主動學習及提問。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	20
3.1.蒐集資料、模擬分析、設計實驗及解決問題之能力	20%	3.1.1.能蒐集資料。 3.1.2.能使用模擬軟體。 3.1.3.能分析統計資料。 3.1.4.能解釋統計分析結果。 3.1.5.能設計實驗。 3.1.6.能解決實驗中所遇到的問題。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	20
3.2.執行工程實務所需之技術及實作之能力	10%	3.2.1.能勇於表達。 3.2.2.能熟練使用軟體、儀器、機台等。 3.2.3.能解決專業上的問題。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	10
4.1.電機專業英語之基本能力	10%	4.1.1.能簡單地使用英文提問與對話。 4.1.2.能寫出無文法與拼音上錯誤的簡單英文句子。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	10
4.2.瞭解國內外電機相關產業的發展趨勢與脈動	10%	4.2.1.能上臺報告電機相關科技最新的發展概況。 4.2.2.能繳交一篇產業科技發展或相關專利的分析報告。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	10
4.3.充分認知專業倫理之重要性，瞭解工程技術對環境、社會及全球的影響，善盡工程師之社會責任	10%	4.3.1.能尊重智慧財產權。 4.3.2.能關懷弱勢並尊重不同團體。 4.3.3.能瞭解工程技術對環境、社會及全球的影響。	講述法 實務操作(實驗、上機或實習等)	課堂討論: 10% 課程參與度: 30% 口頭報告: 30% 書面報告: 30%	加總: 100	10

## 成績稽核

口頭報告: 30%

書面報告: 30%

課程參與度: 30%

課堂討論: 10%

## 教科書(尊重智慧財產權, 請用正版教科書, 勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
Verilog Digital Computer Design: Algorithms Into Hardware	Mark Arnold		Prentice Hall	1998

## 參考教材及專業期刊導讀(尊重智慧財產權, 請用正版教科書, 勿非法影印他人著作)

書名	作者	譯者	出版社	出版年
----	----	----	-----	-----

無參考教材及專業期刊導讀

## 上課進度

週次	教學內容	分配時數(%)				
		講授	示範	習作	實驗	其他
1	Pure behavioral examples	50		50		
2	Pure behavioral examples	50		50		
3	Pure behavioral examples	50		50		
4	Mixed stage of the two-state division machine	50		50		
5	Mixed stage of the two-state division machine	50		50		
6	Mixed stage of the two-state division machine	50		50		
7	Pure structural stage of the two state division machine	50		50		
8	Pure structural stage of the two state division machine	50		50		
9	Pure structural stage of the two state division machine	50		50		
10	Hierarchical refinement of the controller	50		50		
11	Hierarchical refinement of the controller	50		50		
12	Structure of the machine	50		50		
13	Structure of the machine	50		50		
14	Structure of the machine	50		50		
15	Behavioral fetch/execute	50		50		
16	Behavioral fetch/execute	50		50		
17	Mixed fetch/execute	50		50		
18	Mixed fetch/execute	50		50		